
	UFABC - Universidade Federal do ABC CMCC - Centro de Matemática Computação e Cognição Campus Santo André - Avenida dos Estados, 5001. Bairro Santa Terezinha. Santo André - SP - Brasil. CEP 09210-580. Tel: +55 11 4996-7950	
---	--	---

Disciplina: Circuitos Digitais	Código da Turma: DA2MCTA006-17SA
Professor responsável: Denis Gustavo Fantinato (teórica) Rodrigo Moreira Bacural (prática)	Período da Oferta: 2019.1
Salas: Aulas Teóricas: S-301-1, Aulas Práticas: 405-1	Créditos (T-P-I): 3-1-4
Dias e horário: Terça-Feira, 08:00 às 10:00, e Sexta-Feira, 10:00 às 12:00	Carga horária total: 48 hr Carga horária semanal teórica: 3 hr
Dia, horário e local de atendimento extraclasse: Terça-Feira, 10:00 às 12:00, Sala 509-2	Carga horária semanal prática: 1 hr

Objetivos: Apresentar as técnicas e os componentes lógicos discretos utilizados no projeto de circuitos digitais.
Conteúdo Programático: Sistema de numeração. Portas lógicas. Álgebra booleana. Circuitos combinacionais e técnicas de simplificação. Codificadores, decodificadores. Circuitos Sequenciais. Flip-Flops, registradores e contadores. Elementos de memória.
Metodologia: Aulas expositivas com realização de exercícios em sala de aula após a apresentação de cada novo conteúdo. Exercícios e atividades extraclasse. Construção de circuitos digitais em <i>proto-board</i> utilizando componentes discretos (aulas práticas).
Recursos Materiais Utilizados: Quadro branco, marcador, computador e projetor. Simulador on-line de circuitos digitais. Para as aulas práticas será necessário o acesso ao laboratório de eletrônica.

Aula	Ementa	Conteúdo	Data
1	Sistemas de numeração	<ul style="list-style-type: none"> • Apresentação da disciplina. • Introdução à Eletrônica Digital. • Revisão de sistemas de numeração: decimal, 	12/02

		binário e hexadecimal. <ul style="list-style-type: none"> • Revisão dos códigos: ASCII, Código BCD e Código Gray. 	
2	Lab 1	<ul style="list-style-type: none"> • Introdução aos equipamentos de laboratório: Osciloscópio, fonte, gerador de sinais, multímetros e <i>protoboard</i>. • Introdução aos CIs digitais. 	15/02
3	Portas Lógicas e Álgebra Booleana	<ul style="list-style-type: none"> • Tabelas verdade. • Operações: OR, AND, NOT, NOR e NAND. • Descrevendo circuitos lógicos algebricamente. • Avaliando as saídas de circuitos lógicos. • Implementando circuitos lógicos a partir de expressões booleanas. 	19/02
4	Álgebra Booleana	<ul style="list-style-type: none"> • Teoremas booleanos. • Teorema de De Morgan • Universalidade das portas NAND e NOR. • Simbologia alternativa para as portas lógicas. 	22/02
5	Circuitos combinacionais e técnicas de simplificação	<ul style="list-style-type: none"> • Formas padronizadas de expressões booleanas: Soma de Produtos e Produtos de Somas. • Simplificação algébrica. • Projetando circuitos lógicos combinacionais. • Circuitos Exclusive-OR e Exclusive-NOR. 	26/02
6	Lab 2	<ul style="list-style-type: none"> • Circuitos combinacionais: comparadores e codificadores. 	01/03
FERIADO (Reposição em 08/05)			05/03
7	Circuitos combinacionais e técnicas de simplificação	<ul style="list-style-type: none"> • Circuitos Gerador e Verificador de Paridade. • Mapa de Karnaugh. 	08/03
8	Circuitos combinacionais e técnicas de simplificação	<ul style="list-style-type: none"> • Circuitos para Habilitar/Desabilitar. • Comparadores. • Decodificadores. 	12/03
9	Lab 3	<ul style="list-style-type: none"> • Circuitos combinacionais: conversor binário - BCD. 	15/03
10	Circuitos combinacionais e técnicas de Simplificação	<ul style="list-style-type: none"> • Decodificadores (continuação). • Codificadores. • Conversor de códigos. • Multiplexadores. • Demultiplexadores. 	19/03
11	Revisão e Exercícios	<ul style="list-style-type: none"> • Revisão e Exercícios 	22/03

12	PROVA (A1)	<ul style="list-style-type: none"> • Aulas de 1 – 11. 	26/03
13	Lab 4	<ul style="list-style-type: none"> • Circuito somador/subtrator de 4 bits com acumulador 	29/03
14	Circuitos combinacionais e técnicas de Simplificação	<ul style="list-style-type: none"> • Meio-Somador. • Somador-Completo (com propagação de Carry). • Somador binário paralelo. • Carry ondulante e carry antecipado. • Números sinalizados: complemento de 1 e complemento de 2 de números binários. 	02/04
15	Circuitos Sequenciais e Flip-Flops	<ul style="list-style-type: none"> • Latches com portas NAND. • Latches com portas NOR. • Sinais de Clock e Flip-Flops com Clock. • Flip-Flop S-R com Clock. • Flip-Flop J-K com Clock. 	05/04
16	Circuitos Sequenciais e Flip-Flops	<ul style="list-style-type: none"> • Flip-Flop D com Clock. • Latch D (Latch Transparente). • Entradas Assíncronas. • Considerações sobre temporização em Flip-Flops. • Aplicações com Flip-Flops. • Divisão de frequência e contagem. • Circuitos geradores de clock. 	09/04
17	Lab 5	<ul style="list-style-type: none"> • Projeto de contadores síncronos 	12/04
18	Contadores	<ul style="list-style-type: none"> • Contadores assíncronos. • Contadores de módulo $< 2^N$. • Contadores síncronos crescentes e decrescentes. • Circuitos integrados de contadores síncronos. 	16/04
FERIADO (Reposição em 13/05)			19/04
19	Contadores e Registradores	<ul style="list-style-type: none"> • Projeto de contadores síncronos. • Registradores. • Circuitos integrados de registradores. 	23/04
20	Contadores com registradores e memórias	<ul style="list-style-type: none"> • Contador com registradores de deslocamento. • Introdução aos elementos de memória. 	26/04
21	Revisão e Exercícios	<ul style="list-style-type: none"> • Revisão e Exercícios 	30/04
22	PROVA (A2)	<ul style="list-style-type: none"> • Aulas de 13 – 21. 	03/05

23	SUBSTITUTIVA (S)	<ul style="list-style-type: none"> • Todo o conteúdo. 	08/05
24	RECUPERAÇÃO (R)	<ul style="list-style-type: none"> • Todo o conteúdo 	13/05

Avaliações:

Avaliação	Data	Tipo de Avaliação	Conteúdo
A1	26/03/2018	Prova escrita individual	Aulas 1 a 11
A2	03/05/2018	Prova escrita individual	Aulas 13 a 21
S	08/05/2018	Prova escrita individual	Todas as aulas
R	13/05/2018	Prova escrita individual	Todas as aulas

Cálculo do conceito final:

- Cada avaliação receberá uma nota de 0 a 10
- Nota 1: $N1 = 0,75 * A1 + 0,25 * (\text{pré-relatórios e relatórios das aulas práticas})$
- Nota 2: $N2 = 0,75 * A2 + 0,25 * (\text{pré-relatórios e relatórios das aulas práticas})$
- Nota Final: $NF = (N1 + N2) / 2$
- Nota Final Pós-Recuperação: $NFR = (NF + R) / 2$
- Conversão de notas em conceitos:
 - A: 8,5 – 10
 - B: 7 – 8,49
 - C: 6 – 6,99
 - D: 5 – 5,99
 - F: 0 – 4,99

Observações:

- A prova substitutiva (S) só poderá ser feita pelos alunos que não puderam fazer uma das duas avaliações (A1 ou A2) pelos motivos descritos na Resolução CONSEPE 181.
- Serão realizadas “provinhas” nos 10 a 15 minutos iniciais de algumas aulas contemplando o conteúdo das aulas anteriores. Essas provinhas poderão gerar pontos extras para a N1 e N2.
- Só poderão fazer a prova de recuperação alunos que ficaram com média D ou F.
- Os alunos que tiverem menos de 75% de presença ficarão com conceito O.

Bibliografia Básica:

- TOCCI, R. J.; WIDMER, N. S.; MOSS, G. L. **Sistemas digitais: princípios e aplicações**. 11ª edição. São Paulo, SP: Pearson/Prentice Hall, 2011.
- FLOYD, Thomas. **Sistemas digitais: fundamentos e aplicações**. 9ª edição. Porto Alegre, RS: Bookman, 2007.

Bibliografia Complementar:

- VAHID, F. **Sistemas digitais: projeto, otimização e HDLS**. Porto Alegre, RS: Artmed, 2008.
- BIGNELL, J.; DONOVAN, R. **Eletrônica digital**. São Paulo, SP: Cengage learning, 2009.
- ERCEGOVAC, M.; LANG, T.; MORENO, J. H. **Introdução aos sistemas digitais**. Porto Alegre, RS: Bookman, 2000.
- IDOETA, I. V.; CAPUANO, F. G. **Elementos de eletrônica digital**. 40ª edição. São Paulo, SP: Érica, 2006.
- KATZ, R. H.; BORRIELLO, G. **Contemporary logic design**. 2ª edição. Upper Saddle River, USA: Pearson Prentice Hall, 2005.
- WAKERLY, John F. **Digital design: principles and practices**. 4ª edição. Upper Saddle River, USA: Pearson/Prentice Hall, 2006.
- AGARWAL, A.; LANG, J. H. **Foundations of analog and digital electronic circuits**. Amsterdam, NLD: Morgan Kaufmann Publishers, 2005.