

# UFABC – Sistemas Digitais – MCTA024 – 2020-2

TPI: 2-2-4 Carga Horária: 48

Prof. Rogério Rossi – Bloco A, sala 547-2

## Ementa

Sistemas Digitais. Introdução à Linguagem VHDL. Descrição, Modelagem e Simulação de Circuitos Digitais. Projeto Estruturado e Implementação de Circuitos Digitais. Exemplos Comerciais e Estudo de Casos para os tópicos abordados.

## Objetivos

Apresentar ferramentas e metodologias de projeto associadas a Sistemas Digitais não triviais.

## Cronograma

Aula	Conteúdo
1ª – 21.09.20	Apresentação da Disciplina e Revisão de Circuitos Combinacionais
2ª – 23.09.20	Revisão de Circuitos Sequenciais
3ª – 28.09.20	Análise e Projeto de Circuitos Combinacionais e Sequenciais
4ª – 30.09.20	DAC – Conversão Digital-Analógico (Escada Binária, Rede R-2R etc.)
5ª – 05.10.20	ADC – Conversão Analógico-Digital (Rampa Digital, Aprox. Sucessivas, <i>Flash</i> )
6ª – 07.10.20	Lab 1 – Introdução à Linguagem VHDL, ao GHDL e ao GTKWave
<b>7ª – 12.10.20</b>	<b>Feriado (Padroeira do Brasil) (reposição dia 14.12.20, segunda-feira)</b>
8ª – 14.10.20	FPGA – <i>Field Programmable Gate Array</i>
9ª – 19.10.20	Introdução à Unidade Lógica Aritmética (ULA)
<b>10ª – 21.10.20</b>	<b>Prova P1</b>
11ª – 26.10.20	Transferências entre Registradores baseadas em MUX e BUS
<b>12ª – 28.10.20</b>	<b>Feriado (Dia do Servidor Público) (reposição dia 15.12.20, terça-feira)</b>
<b>13ª – 02.11.20</b>	<b>Feriado (Finados) (reposição dia 16.12.20, quarta-feira)</b>
14ª – 04.11.20	Lab 2 – Simulação VHDL no Quartus-II e ModelSim
15ª – 09.11.20	DataPath e Tópicos de VHDL
16ª – 11.11.20	DataPath e Palavra de Controle

---

17ª – 16.11.20	Lab 3 – Projeto Prático
18ª – 18.11.20	ASM – Máquina de Estado Algorítmica
19ª – 23.11.20	Lab 4 – Projeto Prático
20ª – 25.11.20	Controle por Hardware
<b>21ª – 30.11.20</b>	<b>Lab 5 – Questão Prática da P2</b>
22ª – 02.12.20	Controle Microprogramado – <b>Entrega do Trabalho Final</b>
<b>23ª – 07.12.20</b>	<b>Prova P2</b>
24ª – 09.12.20	Correção da Prova
<b>25ª – 14.12.20</b>	<b>Prova Substitutiva (Reposição do Feriado de 12.10.20)</b>
26ª – 15.12.20	Aula de Reposição e Correção de Provas (Terça-feira!)
<b>27ª – 16.12.20</b>	<b>Exame de Recuperação (Reposição do Feriado de 02.11.20)</b>
28ª – 21.12.20	Correção de Provas

---

## Bibliografia

### Básica

1. MANO, M. M. e KIME, C. R – ***Logic and Computer Design Fundamentals***. Pearson Prentice Hall, 4ª edição, 2007.
2. TOCCI, R. J.; WIDMER, N. S. e MOSS, G. L. – **Sistemas Digitais: princípios e aplicações**. Pearson Prentice Hall, 11ª edição, 2011.
3. VAHID, F. – **Sistemas Digitais: projeto, otimização e HDLs**. Porto Alegre: Artmed Bookman, 2008.
4. FLOYD, T. L. – **Sistemas Digitais: fundamentos e aplicações**. Porto Alegre: Artmed Bookman, 9ª edição, 2007.
5. CHU, P. P. – ***FPGA Prototyping by VHDL Examples***. Hoboken, NJ: John Wiley & Sons, 2008.

### Complementar

1. KATZ, R. H. – ***Contemporary Logic Design***. Addison Wesley Publishing Company, 1993.
2. WAKERLY, J. F. – ***Digital Design: principles and practices package***. Prentice Hall, 4ª ed., 2005.

3. ERCEGOVAC, M.; LANG, T. e MORENO, J. **Introdução aos Sistemas Digitais**. Bookman, 2000.
4. ASHENDEN, P. J. – *The Designer's Guide to VHDL*. Morgan Kaufmann Publisher, 2ª ed., 2002.

## **Critério de Avaliação**

**Prova P1 (30%) + Prova P2 (35%) + Trabalho Final (35%).**

Conceito “F” no Trabalho Final, ou na média das Provas, implica conceito “F” na disciplina.

**A Prova Substitutiva é fechada, i.e., somente tem direito a ela quem perdeu uma das Provas.**

**O Exame de Recuperação será realizado no dia 16.12.20, quarta-feira. O Conceito Final será composto pela Prova de Recuperação (50%) e pela Nota Final do quadrimestre (50%).**